

PATENT ABSTRACTS OF JAPAN

(1)Publication number : 04-337919  
(43)Date of publication of application : 25.11.1992

(51)Int.Cl.

H03K 17/08

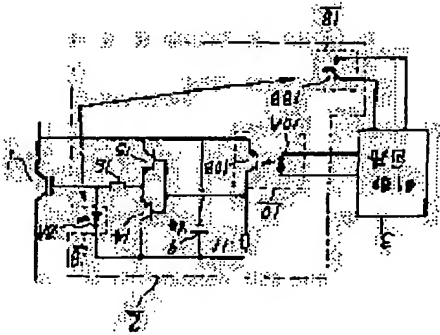
(21)Application number : 03-110260  
(71)Applicant : MITSUBISHI ELECTRIC CORP  
(22)Date of filing : 15.05.1991  
(72)Inventor : NISHIZAWA YUJI

(54) OVER CURRENT PROTECTING DEVICE FOR POWER ELEMENT

(57)Abstract:

PURPOSE: To protect the power element from an over current and short-circuiting with simple circuit configuration by limiting the increase of a gate voltage in a power element by using a photocoupler, and detecting the over current.

CONSTITUTION: The photocoupler 18 is inserted into a base amplifier circuit 2, an LED 18A on the input side is connected between the gate of a power element 1 and the positive side terminal of a power source 9 for driving the gate, and a phototransistor 18B on the output side is connected to a control circuit 13. Namely, the LED 18A clamps the gate voltage of the power element 1 caused by the over current of a main circuit in the short-circuiting so as to limit the increase, and the phototransistor 18B outputs a current corresponding to the electrifying current of the LED 18A as the detecting signal of the over current. By the input of this detection signal, the control circuit 3 outputs a control signal so as to stop or limit the energizing of the power element 1. Namely, the photocoupler 18 can realize the three operations such as the clamp of the gate voltage, the insulation of the main circuit and the control circuit and the detection of the over current.



LEGAL STATUS  
[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office



第2674355号

(11) 特許番号

(12) 特許公報 (B 2)

(19) 日本国特許庁 (J P)

(45) 発行日 平成9年(1997)11月12日

(24) 登録日 平成9年(1997)7月18日

(51) Int. Cl.

識別記号

片内整理番号

F I

H 0 3 K 17/08

F

技術表示箇所

請求項の数4(全 6 頁)

(21) 出願番号	特願平3-110260
(22) 出願日	平成3年(1991)5月15日
(65) 公開番号	特願平4-337919
(43) 公開日	平成4年(1992)11月25日
(73) 特許権者	三菱電機株式会社 000006013
(72) 発明者	西澤 勇治 東京都千代田区丸の内二丁目2番3号
(74) 代理人	井理士 宮田 金雄 (外3名) 三菱電機株式会社 名古屋製作所内 名古屋市中区矢田南五丁目1番14号 三
審査官	川名 幹夫
(56) 参考文献	特願 昭63-95728 (J P, A) 特願 昭63-180217 (J P, A)

(54) 【発明の名称】 バッテリ素子の過電流保護装置

1

2

(57) 【特許請求の範囲】

【請求項1】 負荷回路に挿入されたバッテリ素子のゲートとゲート駆動用直流電源の正極間に入力側が挿入さ

れ、過電流による上記バッテリ素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカトラ

の出力を上記過電流の検出信号として上記バッテリ素子の

【請求項2】 負荷回路に挿入されたバッテリ素子をON／OFF制御すべく制御信号を出力する制御回路と、上記制御信号を入力し、増幅して上記バッテリ素子のゲートと上記制御信号増幅手段のゲート駆動用直流電源の正極間に入力側が挿入され、過電流による上記バッテリ素子

のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカトラとを備え、上記制御回路が上記バッテリ素子の過電流を遮断

もしくは制限する制御信号を出力するように上記ホトカ

トラの出力を上記制御回路に入力することを特徴とする

【請求項3】 負荷回路に挿入されたバッテリ素子をON

／OFF制御すべく制御信号を入力し、増幅して上記バ

ッテリ素子のゲートに出力する制御信号増幅手段と、上記

バッテリ素子のゲートと上記制御信号増幅手段のゲート駆

動用直流電源の正極間に入力側が挿入され、過電流によ

る上記バッテリ素子のゲート電圧の上昇を制限すると共

に、上記過電流に起因する入力側の電流によりON／OFF

制御されるスイッチ手段を出力側に有するホト

カトラとを備え、上記バッテリ素子の過電流を遮断するよ



【0018】また、第4発明においては、制御信号増幅手段は制御信号を入力し、増幅してパワー素子のゲートに出力し、ホトカワラは過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記パワー素子のゲートとエミッタ間を短絡し、過電流時における上記パワー素子の通電を遮断する。

【0019】

【実施例】実施例1、第1及び第2の発明の一実施例を図1により説明する。図中、従来例と同じ符号で示されたものは従来例のそれと同一もしくは同等なものを示す。

【0020】図1はパワー素子1の過電流保護装置としての回路図である。図1において、10は制御回路3からの制御信号を絶縁して入力するホトカワラ、18は本発明の主要な構成要素をなすホトカワラであり、その入力側としてのLED18Aと出力側としてのホトランスタ18Bから構成され、LED18Aはパワー素子1のゲートとゲート駆動用直流電源9の正側端子間に、図に示す向きに接続され、ホトランスタ18Bは制御回路3に接続されている。

【0021】次に動作について説明する。ホトカワラ18を図1に示すように接続することによって、入力側としてのLED18Aは図9に示したダイオード17と等価な作用をなし、短絡時のごとき主回路の過電流に起因するパワー素子1のゲート電圧 $V_{ge}$ の上昇を制限するようにならうし、出力側としてのホトランスタ18Bは上記過電流の大小に応じて増減するLED18Aの通電電流に応じた電流を上記過電流の検出信号として出力可能であり、制御回路はこの検出信号の入力により上記パワー素子1の通電を遮断もしくは制限するように制御信号を出力する。

【0022】以上のように、ヘスアソソ回路2にホトカワラ18を挿入、接続することにより、短絡時のパワー素子1のゲート電圧 $V_{ge}$ の上昇を抑えると共に、ホトカワラ18の入力電流が流れた際に過電流（短絡）と判断して制御回路2に伝達する。即ち、ゲート電圧のクラッシュ、主回路と制御回路の絶縁、及び過電流の検知といふ3つの動作をホトカワラ18で実現することができる。

【0023】実施例2、第3の発明の一実施例を図2により説明する。図2の回路構成は図1に示したものとほぼ同一であり、ホトカワラ18の出力側であるホトランスタ18Bが制御回路3の制御信号出力側とホトカワラ10の入力側としてのLED10A間に挿入接続されている点異なる。

【0024】図2において、ホトカワラ10は制御回路3と主回路を絶縁するためのものである。ホトカワラ18の入力は実施例1と同様であるが出力が上記絶縁のためホトカワラ10の入力に直接接続されているため過電流の際、この過電流を検出して、たまたちに制御信号の

N/OFF制御すべく制御信号を出力する制御回路と、上記制御信号を入力し、増幅して上記パワー素子のゲートに供給する制御信号増幅手段と、上記パワー素子のゲートと上記制御信号増幅手段のゲート駆動用直流電源の正側間に入力側が挿入され、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカワラとを備え、上記制御回路が上記パワー素子の過電流を遮断もしくは制限する制御信号を出力するように上記ホトカワラの出力を上記制御回路に入力するものである。

【0013】また、第3の発明に係わるパワー素子の過電流保護装置は、負荷回路に挿入されたパワー素子をON/OFF制御すべく制御信号を入力し、増幅して上記パワー素子のゲートに出力する制御信号増幅手段と、上記パワー素子のゲートと上記制御信号増幅手段のゲート駆動用直流電源の正側間に入力側が挿入され、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流によりON/OFF制御されるスイッチング手段を出力側に有するホトカワラとを備え、上記パワー素子の過電流を遮断するようにならうし、上記パワー素子の過電流保護装置において、ホトカワラはその出力側を上記パワー素子のゲートとエミッタ間に接続され、上記パワー素子の過電流を遮断するようにならうし、上記パワー素子の過電流保護装置は、上記パワー素子のゲートとゲート駆動用直流電源の正側間に入力側が挿入され、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカワラとを備え、上記制御回路が上記パワー素子の過電流を遮断もしくは制限する制御信号を出力するように上記ホトカワラの出力を上記制御回路に入力するものである。

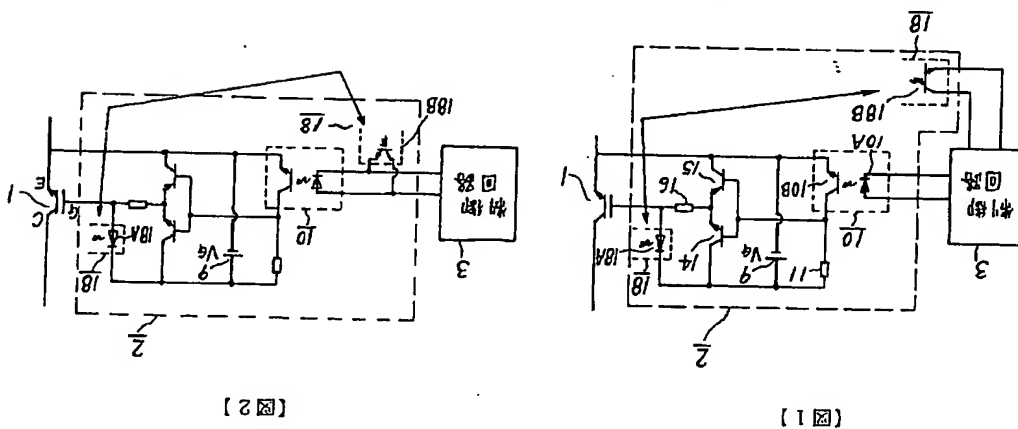
【0014】また、第4の発明に係わるパワー素子の過電流保護装置は第3の発明に係わるパワー素子の過電流保護装置において、ホトカワラはその出力側を上記パワー素子のゲートとエミッタ間に接続され、上記パワー素子の過電流を遮断するようにならうし、上記パワー素子の過電流保護装置は、上記パワー素子のゲートとゲート駆動用直流電源の正側間に入力側が挿入され、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記過電流に起因する入力側の電流を絶縁して出力可能なホトカワラとを備え、上記制御回路が上記パワー素子の過電流を遮断もしくは制限する制御信号を出力するように上記ホトカワラの出力を上記制御回路に入力するものである。

【0015】また、第1の発明においては、ホトカワラはその入力側が負荷回路に挿入されたパワー素子のゲートとゲート駆動用直流電源の正側間に入力側が挿入され、過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、出力側が挿入されたパワー素子をON/OFF制御すべく制御信号を出力し、制御信号増幅手段は上記制御信号を入力し、増幅して上記パワー素子のゲートに出力し、ホトカワラは過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記制御回路から上記パワー素子の通電を遮断もしくは制限する信号を出力する。上記過電流の検出信号を上記制限回路に出力する。

【0017】また、第3の発明においては、制御信号増幅手段は制御信号を入力し、増幅してパワー素子のゲートに出力し、ホトカワラは過電流による上記パワー素子のゲート電圧の上昇を制限すると共に、上記パワー素子の通電を遮断するようにならうし、上記制御信号増幅手段への入力

る。出力を  
ようにしたいので、また、第2の発明によれば、出力を  
上記過電流の検出信号とし、この検出信号を制御回路に  
入力し、上記制御回路が上記パワー素子の過電流を遮断  
もしくは制限する信号を出力するようにしたので、上記  
パワー素子の短絡耐量を上げ、かつ、短絡検知できるも  
のが比較的安価に得られる効果がある。  
【0032】また、第3の発明によれば、ホトカワラの  
入力側をパワー素子のゲートと制御信号増幅手段のゲー  
ト駆動用直流電源の正側間に挿入して過電流による上記  
パワー素子のゲート電圧の上昇を制限すると共に、上記  
ホトカワラの入力側を制御信号増幅手段の入力側に挿入  
し、上記パワー素子の過電流を遮断するように上記制御  
信号の入力を制御するようにしたので、また、第4の発  
明によれば、第3の発明におけるホトカワラの入力側を  
上記パワー素子のゲートとエミッタ間に挿入し、上記過  
電流の検出時に上記ゲートとエミッタ間を短絡して上記  
パワー素子の過電流を遮断するようにしたので、上記パ  
ワー素子の短絡耐量を上げるものが比較的安  
価に得られる効果がある。  
【図面の簡単な説明】  
【図1】第1及び第2の発明の一実施例としてのパワー  
素子の過電流保護装置の回路図である。  
【図2】第3の発明の一実施例としてのパワー素子の過  
電流保護装置の回路図である。  
【図3】図2に示したホトカワラの入力側にトランジス  
タをターリント接続した例を示す図である。  
【図4】第4の発明の一実施例としてのパワー素子の過  
電流保護装置の回路図である。  
【図5】図4に示したホトカワラの入力側にトランジス  
タをターリント接続した例を示す図である。  
【図6】従来のパワー素子の過電流保護装置の回路図で  
ある。  
【図7】図6に示した回路の等価回路図である。  
【図8】図7に示した等価回路図の動作説明である。  
【図9】図8に示したゲートアンプの詳細回路図であ  
る。  
【符号の説明】  
1 パワー素子  
2 ゲートアンプ  
3 制御回路  
9 ゲート駆動用直流電源  
18 ホトカワラ  
18A LED  
18B ホトトランジスタ  
19 トランジスタ

入力を遮断し、より簡易的にパワー素子の遮断ができ  
る。  
【0025】図3は図2に示した回路において、ホトカ  
ワラ18の出力側のホトトランジスタ18Bにトランジ  
スタ19をターリント接続し、ホトカワラ18の出力  
側を上記ターリント接続されたトランジスタ19を介  
してホトカワラ10の1次側に接続した例である。この  
ように、ホトカワラ18の出力側にトランジスタ19をタ  
ーリント接続するとより電流量を増すことができ、  
制御信号の入力を随実に遮断できる。  
【0026】実施例3、第4の発明の一実施例を図4に  
より説明する。図4の回路構成は図1、図2に示したも  
のとはほぼ同一であり、ホトカワラ18の出力側であるホ  
トトランジスタ18Bがパワー素子1のゲートG、エミ  
ッタE間に接続されている点異なる。  
【0027】動作は、過電流の際にパワー素子1のゲー  
ト電圧 $V_{gs}$ が上昇すると第2のホトカワラ18がオン  
し、パワー素子1のゲートとエミッタ間の電圧 $V_{ds}$ を下  
げ、パワー素子1をオフする。  
【0028】図5は図3に示した回路と同様にホトカワ  
ラ18の出力側にトランジスタ19をターリント接続し  
た例であり、電流量を増大したもので、パワー素子1  
のゲートとエミッタ間の電圧 $V_{ds}$ を随実に下げ、パワー素  
子1を随実にオフする効果が得られる。  
【0029】実施例4、以上の実施例1～3の説明では  
パワー素子としてIGBTを例にとって説明したが、1  
GBTだけに限定されなく、パワーMOSFET、バイポーラ  
トランジスタ等でも同様に短絡時にゲー  
ト又はベース電圧が上昇するので第1～第4の発明によ  
り同様の効果が得られる。  
【0030】即ち、この発明によれば、IGBT、パワ  
ーMOSFET、バイポーラトランジスタ等のパワー素  
子1の過電流時のゲート電圧上昇をホトカワラ18で検  
出し、パワー素子1をオフするようにし、かつホトカワ  
ラ18の入力側LED18Aにてゲート電圧上昇を抑え  
るようにした。よって、ゲート電圧のクラッシュ、絶縁  
過電流の検知という3つの動作をホトカワラ1個で可  
能にしたので、安価で小型かつ損失の少ないパワー素子  
1の過電流保護回路が実現できた。  
【0031】  
【発明の効果】以上のように、第1の発明によれば、ホ  
トカワラの入力側をパワー素子のゲートと制御信号増幅  
手段のゲート駆動用直流電源の正側間に挿入して過電流  
による上記パワー素子のゲート電圧の上昇を制限すると  
共に、出力を上記パワー素子の過電流を検出信号とし、  
を用いて上記パワー素子の過電流を遮断もしくは制限す



1: 1st-素子  
2: 2nd-素子  
3: 制御回路  
4: 制御回路  
9: 1st-駆動用直流電源  
10: 第1の素子  
11: LED  
18: 第2の素子  
18A: LED  
18B: ホトトラップ  
18C: ホトトラップ

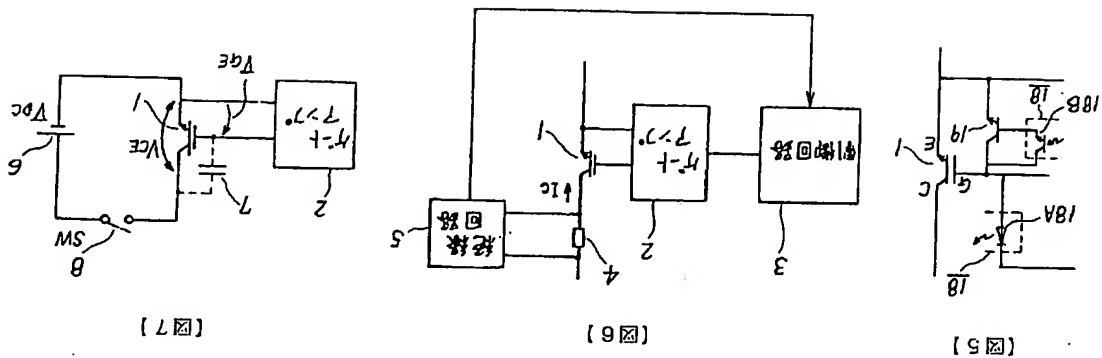
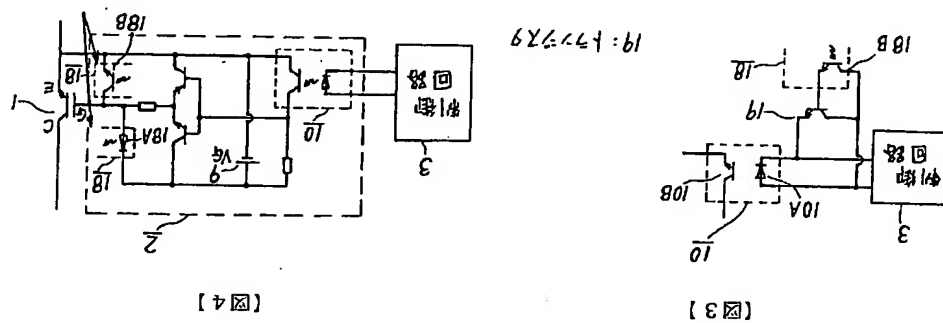




Figure 9 is a schematic diagram of a semiconductor device. It shows a substrate 2 with a gate electrode 1 and a gate voltage  $V_{ge}$ . A series of transistors are connected in a chain, with nodes labeled 9, 10, 11, 12, 13, 14, 15, 16, and 17. A feedback loop is shown with a capacitor 108 and a resistor 109, connected to a node 10A.